

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-014882

(43)Date of publication of application : 17.01.1995

(51)Int.Cl. H01L 21/60
H05K 1/18

(21)Application number: 05-177498

(71)Applicant : IBIDEN CO LTD

(22)Date of filing : 25.06.1993

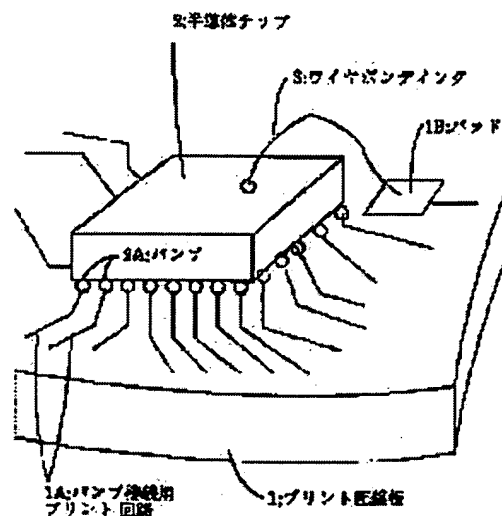
(72)Inventor : DEMURA AKIHIRO

(54) SEMICONDUCTOR CHIP MOUNTING STRUCTURE BODY

(57)Abstract:

PURPOSE: To provide a semiconductor chip mounting structure body which is suitable for being mounted on the upside of a mounting printed wiring board making a circuit face formed on a semiconductor chip face downward.

CONSTITUTION: A semiconductor chip mounting structure body is of flip chip mounting type, wherein the circuit-formed surface of a semiconductor chip 2 is arranged so as to confront the upside of a mounting printed wiring board, and a bonding wire is electrically connected (wire bonding 3) between the circuit non-formed surface (upside) of the semiconductor chip 2 opposed to the circuit- formed surface and the upside optional spot (pad 1B) on the mounting printed wiring board 1.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-14882

(43) 公開日 平成7年(1995)1月17日

(51) Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/60	3 1 1 S	6918-4M		
H 0 5 K 1/18	L	7128-4E		

審査請求 未請求 請求項の数 1 F D (全 5 頁)

(21) 出願番号 特願平5-177498

(22) 出願日 平成5年(1993)6月25日

(71) 出願人 000000158

イビデン株式会社

岐阜県大垣市神田町2丁目1番地

(72) 発明者 出村 彰浩

岐阜県大垣市青柳町300 イビデン株式会
社青柳工場内

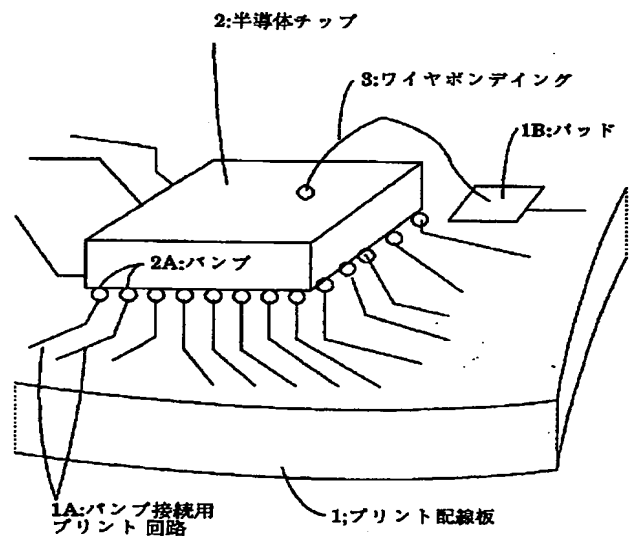
(74) 代理人 弁理士 上條 光宏 (外1名)

(54) 【発明の名称】 半導体チップ搭載構造体

(57) 【要約】

【目的】半導体チップに形成された回路面を下向きにして、搭載用のプリント配線板の上面に搭載することが好適な半導体チップ搭載構造体を提供すること。

【構成】フリップチップ実装型の半導体チップ搭載構造体であって、半導体チップ(2)の回路形成面が搭載用のプリント配線板(1)の上面に対向するように配置されており；前記半導体チップの回路形成面に対向する回路非形成面(上面)から、前記搭載用のプリント配線板の上面適所(パッド1B)に向けて導電性の接続(ワイヤボンディング3)がなされている；ことを特徴とする半導体チップ搭載構造体。



1

【特許請求の範囲】

【請求項 1】 フリップチップ実装型の半導体チップ搭載構造体であって：前記半導体チップの回路形成面が搭載用のプリント配線板の上面に対向するように配置されており；前記半導体チップの回路形成面に対向する回路非形成面から、前記搭載用のプリント配線板の上面適所に向けて導電性の接続がなされている；ことを特徴とする半導体チップ搭載構造体。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は半導体チップ搭載構造体に関するものであり、特に、半導体チップに形成された回路面を下向きにして、搭載用のプリント配線板の上面に搭載することが好適であるようにされた半導体チップ搭載構造体に関するものである。

【0002】

【従来の技術】 適当なプリント配線板や半導体搭載用パッケージに対してある所定の半導体チップを搭載させる従来の形態としては、[1] 半導体チップの回路面を上向きにした状態で搭載を行い、ワイヤーボンディングやビームリード等の手段によって所要部との電気的な接続をさせるもの（第1の従来例）と、[2] 半導体チップの回路面を下向きにした状態で搭載を行い、例えばプリント配線板上のパッド部または対応するチップの回路面上の少なくとも一方に、半田、金、スズ等からなる bumps 部を形成し、この bumps 部によって所要部との電気的な接続をさせるもの（第2の従来例）（いわゆるフリップチップボンディング）とが知られている。

【0003】 図6は、前記第1の従来例に関する説明図である。この図6において、1は適当な材質のプリント配線板であり、その一方の面（図6では上面）には所定の回路パターン1Cおよびダイボンディングパターン1Dが設けられている。2は所望の回路部を備えた半導体チップであり、その一方の面（図6では上面）には回路面とされており、前記所望の回路部が設けられている。そして、この半導体チップ2の非回路面（図6では下面）は適当な導電性接着剤2Bの層を介してダイボンディングパターン1Dに接続されている。また、半導体チップ2の回路面とプリント配線板1の回路パターン1Cとの間は、例えば金ワイヤのようなワイヤーボンディング3による接続がなされている。

【0004】 図7は、前記第2の従来例に関する説明図である。この図7において、適当な材質のプリント配線板1の一方の面（図7では上面）には、所要の回路パターン（図示されない）に加えて適数の bumps 対応パッド1Eが設けられている。また、所望の回路部を備えた半導体チップ2の一方の面（図7では下面）は所望の回路部を有する回路面とされ、その適所には所要の材質の bumps 2Aが設けられており、これらの bumps 2Aは前記プリント配線板1上の bumps 対応パッド1Eと接続され

2

ている。そして、このように搭載された半導体チップ2を全面的に覆うように封止樹脂6Aが施されている。なお、近年においては、その製造コストの観点から、第2の従来例に当るフリップチップボンディング形式のものが多用されてきている。

【0005】 ところで、前記のような半導体チップの厚みは一般的には0.4～0.7mm程度のものであるが、通常、このようなチップの一方の面だけに所要の回路が形成されて（即ち、回路面にされて）おり、その他方の面は基準電位（グランド）面とされている。そして、該回路面の縁端部には、対応するプリント配線板や半導体搭載用パッケージとの間の電気的な接続のための電極部が形成されている。そして、このようにして形成された電極部を介して所要の信号接続、電源接続およびグランド接続が実行されることになる。ところで、（前記された第1の従来例のような）ワイヤーボンディング実装の場合には、半導体チップ2の非回路面（図6においては下面）側とプリント配線板1の上面側とが導電性接着剤2Bによって広く固定されており、このために、該非回路面側で形成されている Si 材部分は電氣的に安定した状態にされている。これに対して、（前記された第2の従来例のような）フリップチップボンディング実装の場合には、必要な電気的接続が bumps 2A を介して行われることから、半導体チップ2の非回路面側は微細な回路部を経由して対応の電極部に通じているだけである。このために、その電気的な安定性に関しては不安が残ることになる。また、前記半導体チップ2の非回路面側がいわば外方に向けて接続された状態にあるために、外方から到来する電磁波等に基づくノイズを受け入れるアンテナ機能を生じてしまうという不都合がある。更に、このようにして受け入れられたノイズは半導体チップ2内の回路部に伝播されて、完成した装置が誤動作をする原因の一つになることがある。

【0006】

【発明が解決しようとする課題】 上記された従来のこの種の技術には次のような問題点があった。即ち、例えば前記第2の従来例のようなフリップチップボンディング実装の場合（図7を参照）には、必要な電気的接続が bumps 2A を介して行われることから、半導体チップ2の非回路面側は微細な回路部を経由して対応の電極部に通じているだけであり、その電気的な安定性に関して不安が残るという問題点があった。また、前記半導体チップ2の非回路面側が外方に向けて接続された状態にあることから、外方から到来する電磁波等に基づくノイズを受け入れるアンテナ機能を生じてしまい、更には、このように受け入れられたノイズが半導体チップ2内の回路部に伝播されて、完成した装置が誤動作をする原因の一つになるという問題点もあった。

【0007】 この発明は上記された問題点を解決するためになされたものであり、フリップチップ実装型の半導

3

体チップ搭載構造体において、半導体チップの非回路面側と搭載用のプリント配線板側との接続を、当該半導体チップ内の回路網を介することなく直接的に行うことができるとともに、外部から到来するノイズに対する抵抗性が大幅に改善された半導体チップ搭載構造体を提供することを目的とするものである。

【0008】

【課題を解決するための手段】この発明に係る半導体チップ搭載構造体はフリップチップ実装型のものであって、前記半導体チップ(2)の回路形成面が搭載用のプリント配線板(1)の上面に対向するように配置されており、前記半導体チップの回路形成面に対向する回路非形成面(上面)から、前記搭載用のプリント配線板の上面適所(パッド1B)に向けて導電性の接続(ワイヤボンディング3)がなされていることを特徴とするものである。

【0009】

【作用】この発明に係る上記フリップチップ実装型の半導体チップ搭載構造体は、半導体チップ(2)の回路形成面が搭載用のプリント配線板(1)の上面に対向するように配置されており、前記半導体チップの回路形成面に対向する回路非形成面(上面)から、前記搭載用のプリント配線板の上面適所(パッド1B)に向けて導電性の接続(ワイヤボンディング3)がなされていることを構成上の特徴とするものである。そして、このような構成上の特徴のために、半導体チップの非回路面側とプリント配線板側との接続が、チップ内の回路網を介することなく、直接的に行うことが可能になる。また、チップの非回路面と例えばプリント配線板とが直接的には接することがないフリップチップボンディング実装においても、前記プリント配線板との電気的な接続が可能になり、その接続部の抵抗をチップ内の回路網のそれよりも低くすることが可能になる。このために、外部からのノイズを受けたとしても、このノイズがチップ内の回路網内に伝播されることはなく、プリント配線板側に直接伝播されてしまい、前記チップにおける誤動作が的確に防止される。なお、前記の非回路面を電源電位にはできないけれども、安定大容量の電源ソースとして活用することが可能であり、設計の自由度が上がるという利点がある。そして、封止樹脂として使用されるものが導電ペーストであるときには、所要の放熱手段を装着することが容易になり、特にハイパワーのICを実装するためには有利である。

【0010】

【実施例】図1は、この発明の第1の実施例に係る半導体チップ搭載構造体の斜視図である。また、図2は、上記第1の実施例に係る構造体の断面図である。これらの図1および図2において、1は適当な材質のプリント配線板であり、その一方の面(図1および2では上面)には、バンプ接続用プリント回路1Aおよびパッド1Bが

4

設けられている。2は所望の回路部を備えた半導体チップであり、その一方の面(図1および2では上面)は非回路面(好適には、アルミニウムや金のような、ワイヤボンディングのために有利な金属皮膜が形成される)とされており、その他方の面は前記所望の回路部を有する回路面とされており、その適所には所要の材質のバンプ2Aが設けられている。これらのバンプ2Aはプリント配線板1上の対応するプリント回路1Aと接続されている。そして、半導体チップ2の非回路面の適所とプリント配線板1上のパッド1Bとは、例えば金ワイヤのような所望の導電線(ワイヤボンディング3)によって相互に接続されている。なお、この第1の実施例においては、単一の導電線(ワイヤボンディング3)が使用された場合が示されているけれども、これに限らず設計上の許容の範囲において、任意所望の本数の導電線(ワイヤボンディング3)を使用することができる。むしろ、その使用本数が増えれば、これにつれて装置の電気的安定性も増大することになる。即ち、仮に外部からのノイズを受けることがあったとしても、導電線(ワイヤボンディング3)使用本数が多いときには、このノイズが半導体チップ2内の回路網に流れることは殆どなくなり、プリント配線板1側に直接流れ込むという利点が得られることになる。

【0011】図3は、この発明の第2の実施例に係る半導体チップ搭載構造体の断面図である。この図3において、適当な材質のプリント配線板1の一方の面(図3では上面)には、バンプ接続用プリント回路1Aおよびグラウンドパターン4が設けられている。所望の回路部を備えた半導体チップ2の一方の面(図3では下面)は所望の回路部を有する回路面とされ、その適所には所要の材質のバンプ2Aが設けられており、これらのバンプ2Aはプリント配線板1上の対応するプリント回路1Aと接続されている。そして、このように搭載された半導体チップ2の周囲はある所定の絶縁性樹脂5によるポッティング操作等に基づいて樹脂封止がなされ、この後で、銅ペーストまたは銀ペーストのような良好な導電性の樹脂6によって全体的に被覆される。なお、このときの導電性の樹脂6は、半導体チップ2の非回路面側(図3における上面側)とプリント配線板1の一方の面(図3では上面)適所におけるグラウンドパターン4との間の電気的な接続のためのものであり、両者の広い範囲での電気的な接続がこれによって達成可能にされている。なお、このときの導電性樹脂6の形成については、例えばディスペンサを用いるやり方によって容易に実施することができる。また、この第2の実施例の場合において、半導体チップ2の非回路面側が電源電位に相当するものであるときには、これをプリント配線板1の電源パターン(図示されない)側に接続させるだけでよい。そして、このような場合には大容量の給電が可能になり、ハイパワーICのような特定の半導体チップを実装するために好適

5

である。

【0012】図4は、この発明の第3の実施例に係る半導体チップ搭載構造体の断面図である。この図4においても、前記図3における発明の第2の実施例の場合と同様に、適当な材質のプリント配線板1の上面にはバンプ接続用プリント回路1Aおよびグランドパターン4が設けられている。また、半導体チップ2の下面は所望の回路部を有する回路面とされ、適所には所要材質のバンプ2Aが設けられており、これらのバンプ2Aはプリント配線板1上の対応するプリント回路1Aと接続されている。そして、このように搭載された半導体チップ2の周囲はある所定の絶縁性樹脂5によるポッティング操作等に基づいて樹脂封止がなされ、この後で、良好な導電性の樹脂6によって全体的に被覆されている。前述されたように、この導電性樹脂6は、半導体チップ2の非回路面側とプリント配線板1の一方の面におけるグランドパターン4との間の電気的な接続のためのものであり、両者の広い範囲での電気的な接続がこれによって達成可能にされている。更に、この導電性樹脂6の上面には所定の放熱器7が設置されており、装置全体としての放熱性が著しく改善するようにされている。なお、この第3の実施例においても、前述された第2の実施例の場合と同様に、半導体チップ2の非回路面側が電源電位に相当しているときには、これをプリント配線板1の電源パターン側に接続させるだけでよい。そして、このようにすることで大容量の給電が可能になり、ハイパワーICのような半導体チップを実装するために好適である。

【0013】図5は、この発明の第4の実施例に係るTAB型の半導体チップ搭載構造体の断面図である。この図5において、プリント配線板1の上面適所にはいずれも導電性のパッド1Bおよびプリント回路パターン8が設けられており、これらの上側には、フィルムキャリア9とリードフレーム11との重畳したものが設けられている。そして、これらのフィルムキャリア9およびリードフレーム11を貫通して後述の孔部10が設けられている。半導体ピッチ2の非回路面側はバンプ2Aを介してフィルムキャリア9側に接続されており、また、このバンプ2Aが設けられた面の側は適当な封止樹脂12をもって封止されている。更に、前記半導体ピッチ2の非

6

*回路面側の適所は、ワイヤボンディング3により、孔部10を通して半導体ピッチ2のパッド1Bに接続されている。

【0014】

【発明の効果】以上詳細に説明されたように、この発明に係るフリップチップ実装型の半導体チップ搭載構造体は、半導体チップ(2)の回路形成面が搭載用のプリント配線板(1)の上面に対向するように配置されており、前記半導体チップの回路形成面に対向する回路非形成面(上面)から、前記搭載用のプリント配線板の上面適所(パッド1B)に向けて導電性の接続(ワイヤボンディング3)がなされていることを特徴とするものである。そして、このような特徴を備えたこの発明に係る半導体チップ搭載構造体によれば、例えば妨害性の電磁波のような外部到来型のノイズに対する抵抗性が高い構造のものにすることが可能になり、前記外部からのノイズに基づく装置全体の誤動作の生起が確実に防止されるとともに、当該装置の設計の自由度も大幅に改善されるという効果が奏せられる。

【図面の簡単な説明】

【図1】 この発明の第1の実施例に係る半導体チップ搭載構造体の斜視図である。

【図2】 上記第1の実施例に係る構造体の断面図である。

【図3】 この発明の第2の実施例に係る半導体チップ搭載構造体の断面図である。

【図4】 この発明の第3の実施例に係る半導体チップ搭載構造体の断面図である。

【図5】 この発明の第4の実施例に係る半導体チップ搭載構造体の断面図である。

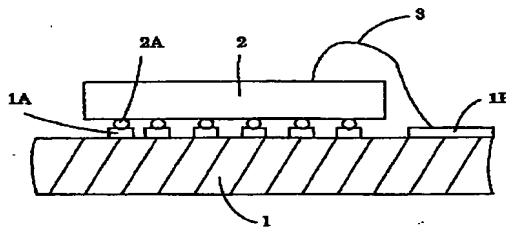
【図6】 従来のこの種の技術(第1の従来例)に関する説明図である。

【図7】 従来のこの種の技術(第2の従来例)に関する別の説明図である。

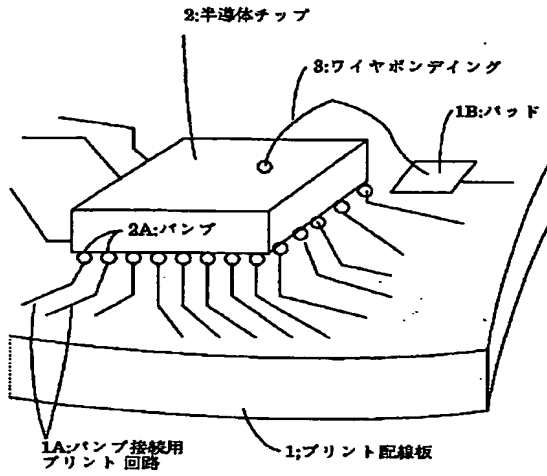
【符号の説明】

1ープリント配線板；1Aーバンプ接続用プリント回路；1Bーパッド；2ー半導体チップ；2Aーバンプ；3ーワイヤボンディング。

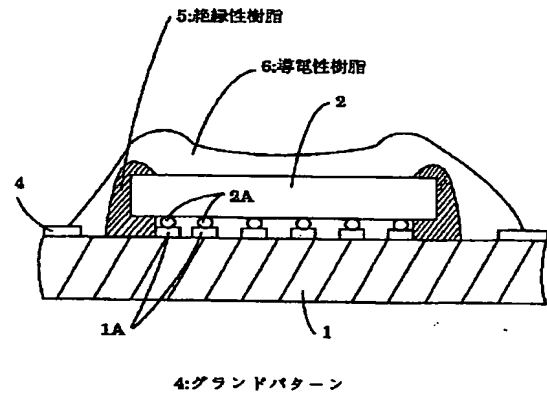
【図2】



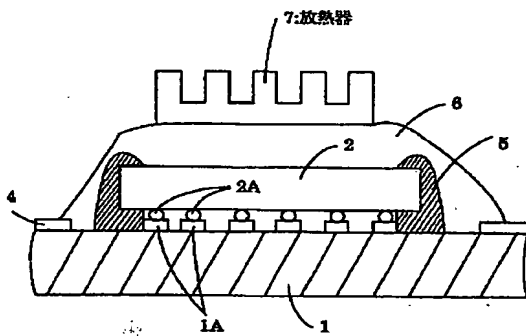
【図 1】



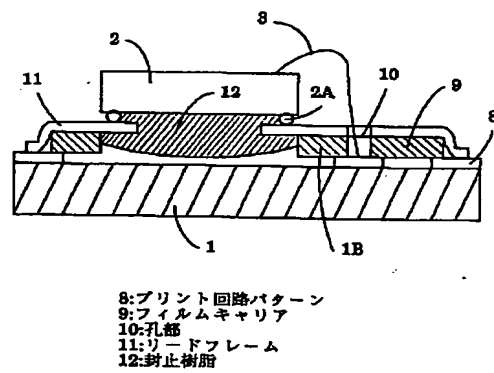
【図 3】



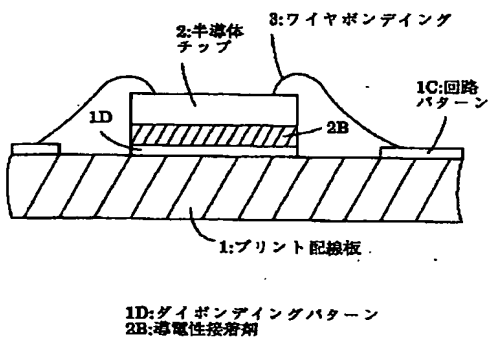
【図 4】



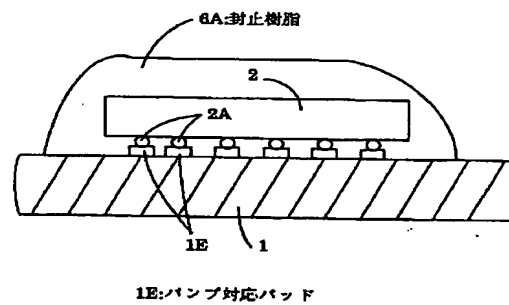
【図 5】



【図 6】



【図 7】



THIS PAGE BLANK (USPTO)